

## JONQUERES Jean-Marie

Résidence du Levant – Bat. A  
6 bis chemin de la Ritorte  
83400 Hyères  
☎ +336 88 49 06 32  
jean-marie.jonquieres@koori.fr  
Né le 02/01/1985, 27 ans  
CV en ligne : <http://cv.koori.fr>

# DOCTEUR INGÉNIEUR

## INFORMATIQUE MICROELECTRONIQUE

Ingénieur français diplômé de l'ISEN en 2008, et docteur en microélectronique depuis fin 2012, je suis à la recherche d'un poste en recherche et développement qui corresponde à mes capacités et mes compétences, en région PACA et/ou à l'étranger (pas nécessairement dans le domaine de la microélectronique).

### FORMATION

#### Doctorat en Microélectronique

*Mars 2009 – Décembre 2012*

Au sein de Cadence Design System, entreprise connue dans le domaine de la conception de circuits intégrés, j'ai réalisé une thèse avec le laboratoire IM2NP. Mon sujet, « *Génération de Layout Guidée par les Contraintes en Courants pour les Circuits Full-Custom* », portait sur la génération de routages guidée par les contraintes en courants pour les applications analogiques à forts courants. J'ai obtenu ce diplôme avec une **mention très honorable**. Le détail de mon travail est donné dans la section « expérience professionnelle », ci-dessous.

#### Ecole d'Ingénieur ISEN-Toulon

*Septembre 2003 – Septembre 2008*

L'ISEN (Institut Supérieur de l'Electronique et du Numérique) est une école d'ingénieur généraliste reconnue par la CTI (Commission des Titres d'Ingénieurs), avec classes préparatoires intégrées. J'ai été **major de promotion** en Math. Sup. et en première année du cycle ingénieur. Mes choix d'options ont été globalement orientés vers la microélectronique, avec une spécialisation en dernière année.

#### Master M2 MINELEC Recherche en Microélectronique

*Septembre 2007 – Août 2008*

Mon choix de spécialisation de fin d'études à l'ISEN m'a permis l'obtention d'un double diplôme, au sein de l'Université de Provence - Aix-Marseille. J'ai terminé deuxième de promotion, avec 14,78 de moyenne.

### EXPERIENCE PROFESSIONNELLE

#### Doctorat en Microélectronique

*Mars 2009 – Décembre 2012*

##### Cadence Design System / IM2NP

*Sophia-Antipolis / Marseille*

Avec les avancées technologiques et la miniaturisation, le réseau d'interconnexions est devenu de plus en plus dense et complexe. Pour les domaines qui utilisent des applications à forts courants, comme l'automobile, les très fortes densités de courant dans les lignes métalliques peuvent conduire à des phénomènes comme l'électromigration, le *voltage drop* ou encore les surcharges électriques. La conception des circuits doit donc être réalisée en prenant en compte ces contraintes et en adaptant la largeur des lignes aux courants.

Ce travail de thèse a eu comme objectif de **développer des solutions** pour la prise en compte des **contraintes en courant** lors de la **phase de routage** de blocs analogiques fort courants. Tout d'abord, après une phase de bibliographie pour prendre connaissance de l'état de l'art, j'ai pu étudier les outils à ma disposition (étant en poste directement chez Cadence, j'ai pu avoir accès à leurs outils facilement). J'ai ensuite développé des fonctions d'analyse (en Skill). Une méthode de caractérisation du courant a été définie, une bonne connaissance des courants dans les lignes étant

nécessaire. Des fonctions d'extraction des données en courant ont été réalisées (en utilisant les langages **Skill et Ocean**, propres aux outils Cadence).

Une **approche algorithmique** pour l'aide au routage a ensuite été entamée. Un algorithme exhaustif de routage a été développé (en Skill dans un premier temps, puis en **C++**, en utilisant les **librairies OpenAccess** pour interagir avec les outils de Cadence), puis utilisé pour effectuer des recherches de critères d'une bonne topologie. Deux algorithmes ont ensuite été étudiés et comparés, un algorithme glouton, déjà existant et servant de référence, et un « *Divide & Conquer* » original. Cet algorithme, développé aussi en C++, a pour but de **générer des routages** dont l'aire est minimisée tout en définissant des largeurs pour les lignes en fonction des courants qui les traversent. Il présente une amélioration d'environ 10% pour l'aire, et presque 27% en temps CPU par rapport à l'algorithme de référence. Ces travaux ont donné lieu à **trois publications** dans des conférences (SAME 2009 et 2010, SMACD 2012).

Une autre partie du travail se porte sur la correction du *current crowding*, avec une méthode basée sur la génération d'un ensemble de **modèles mathématiques**. Ces modèles permettent de déterminer la surface du « support » à ajouter dans les coudes des interconnexions pour aider à lutter efficacement contre les effets du *current crowding* avec une augmentation minimale de l'aire des interconnexions. Les modèles ont été générés en générant des **plans d'expérience**, et en utilisant un solveur de courants (automatiquement via la création de macros). Une fonction en C++ permet de repérer les coudes dans le layout et d'appliquer automatiquement les supports. Ce travail a donné lieu à **une publication** (DCIS 2012).

Durant ce doctorat, j'ai pu encadrer deux années de suite des travaux pratiques de Conception Numérique (réalisation d'un microcontrôleur en VHDL).

## **Stage de Fin d'Etudes (MFE)**

**Février à Août 2008 (6 mois)**

**ATMEL, service Digital Libraries**

**Rousset**

Le sujet de ce stage était la mise en place d'un flot eDFM (electrical Design For Manufacturing) pour les technologies avancées (90nm et inférieures). Les effets qui ont été implémentés dans le flot de conception ATMEL sont le Well Proximity Effect (WPE) et le Shallow Trench Isolation effect (STI effect).

Après une recherche bibliographique, des fonctions permettant de lancer des simulations pour voir l'impact des effets ont été réalisées en **Skill et Ocean**. Dès les premiers résultats, il s'est avéré que l'effet STI avait un impact important, et qu'il serait donc très utile de l'insérer dans le flot. Pour la prise en compte de cet effet, il a fallu définir de nouveaux calques (layers), éditer les cellules de base des transistors dans les librairies pour ajouter les paramètres et modifier les fichiers d'extraction (Assura).

Outre le travail sur l'eDFM et l'effet STI, les algorithmes de modélisation du Gate Bending (grilles présentant des angles à 45°) ont été étudiés. Après une première phase de recherches bibliographiques, une cellule de test pour vérifier la précision de ces modélisations a été réalisée.

## **Stage d'Application Ingénieur (SAI)**

**Juin à Septembre 2007 (4 mois)**

**ATMEL, groupe Physical Design Kit**

**Rousset**

Le sujet de ce stage était la mise en place d'un flot de conception permettant l'analyse du Crosstalk à travers le substrat. Pour commencer, la partie logicielle pour cette analyse a été installée et configurée pour le flot de conception PDK. Une évaluation du logiciel par rapport aux données connues en ce qui concerne l'influence de protections telles que le Guard Ring et le Deep Nwell sur le bruit a été ensuite réalisée. Enfin, les limitations de l'outil en termes de taille de cellule ont été mises en évidence par l'utilisation sur une cellule complexe, ce qui a permis de définir une règle d'utilisation : limiter l'analyse aux zones sensibles, à l'aide de l'implémentation d'un calque pour les délimiter.

Outre l'activité principale, j'ai pu travailler à la réalisation de procédures pour le flot de qualification du kit de design. Deux fonctions ont ainsi été réalisées en utilisant les langages Skill et Ocean, et intégrées dans le flot de qualification. Elles permettaient de vérifier la compatibilité des cellules des diverses librairies avec une nouvelle version de la suite logicielle de Cadence.

## Stage ouvrier

*Juillet-Août 2005 (2 mois)*

La CNIM

La Seyne-sur-Mer

Le but de ce stage fut la familiarisation avec les conditions de production. Au sein du service des transports piétons, j'ai participé à la chaîne de fabrication d'escalators et de tapis roulants.

## Emploi saisonnier

*Étés 2003, 2004 et 2006*

Crédit Agricole

Hyères

J'ai effectué un travail en tant qu'auxiliaire de banque plusieurs étés, avec tenue du guichet particuliers pour servir les clients, gestion du back-office, traitement des appels téléphoniques.

## COMPETENCES

Mes activités ont surtout été orientées **recherche et développement**, principalement en informatique orientée microélectronique (EDA). J'ai en effet beaucoup travaillé sur les outils utilisés pour la conception électronique.

### Electronique / Microélectronique

De par mes diverses expériences, j'ai appris à connaître les outils de conception (Cadence). J'ai développé plusieurs fonctions qui s'intégraient à ces outils (en **Skill**, langage dérivé du Lisp, utilisé par Cadence, et en **C++**, avec les bibliothèques OpenAccess). Je connais le flot Full-Custom, et dispose d'une bonne connaissance des contraintes en courant.

Mis à part ça, j'ai des connaissances en : Conception Analogique, Conception numérique, Modélisation des Composants, Architecture numérique, Architecture RF, Tests CI, Fiabilité CMOS, Mémoires

### Autres domaines

Outre les matières étudiées durant ma scolarité (Télécoms, Systèmes et Réseau, Management, Programmation Orientée Objet), je suis aussi autodidacte en Conception Web (statique et dynamique) et en Design (en particulier pour le Web).

### Langages connus

**Skill et Ocean** (langages Cadence), **C++**, VHDL, Shell, Assembleur, C, PHP, Javascript, HTML, XML, SQL, VBA

### Logiciels connus

CADENCE (ICFB, ADE, Assura, Virtuoso, NCLaunch), Calibre, CST EM Studio, Statsoft Statistica, Matlab, Mapple, Protel DXP, Photoshop, Illustrator, Dreamweaver, Flash, Suite MS

### Langues

**Anglais** : First Certificate of Cambridge (2004), grade C, équivalent entre 750 et 825 points au TOEIC.

## AUTRES INFORMATIONS

### Activités associatives

Bien que ce ne soient pas des expériences professionnelles au sens propre du terme, les activités associatives au sein de mon école ont apporté leur lot d'expériences, et méritent donc d'être citées. Durant ma scolarité, j'ai pu participer à l'organisation du Forum des Métiers en 2007 (un forum de rencontre entre Étudiants et Entreprises). J'ai été membre du bureau de l'ISEN Espérance, l'association humanitaire de l'école, qui encadre différents projets. J'ai aussi été délégué des élèves une année, et membre du Bureau des Elèves.

En dehors du cadre scolaire, j'ai été bénévole auprès de l'association Voir Ensemble, qui aide à l'insertion des personnes malvoyantes, à Toulon, pendant une année.

## **Qualités**

Adaptabilité, sérieux, sens des responsabilités, créatif, curieux, consciencieux, capacité d'analyse, méthodique.

## **Passions et Loisirs**

Une passion toute particulière pour la création de sites internet, que ce soit au niveau du design (graphismes et mise en page) que de la programmation (statique et dynamique). Autre passion, la lecture. Je dévore les romans Fantastiques et de Science-Fiction, qui permettent de s'évader et de développer l'imagination, mais je ne me limite pas à ces deux genres. Autre activité qui regroupe deux de mes passions, le « forum RPG » : une sorte de jeu de rôle à l'écrit, sur un support en ligne. Je suis aussi un grand fan des RPG en jeux vidéo (notamment la série des Final Fantasy).

Je fais un peu de sport : du Roller et du Vo Dao (arts martiaux vietnamiens), sans oublier le ski, en hiver. J'aime aussi les voyages : Espagne, Italie, Etats-Unis (Californie, Floride), particulièrement le Canada, un pays magnifique. J'aime le dépaysement, visiter des monuments, des musées (grand fan du Louvre, dans lequel je pourrais passer des jours...), les promenades en forêt, en bord de mer...

## **Permis de Conduire**

J'ai le permis B, et je dispose d'un véhicule.